

Электронное моделирование

УДК 004.942:656.25

Д. В. Новиков

Кафедра «Автоматика и телемеханика на железных дорогах»,
Петербургский государственный университет путей сообщения
Императора Александра I

СПОСОБЫ УМЕНЬШЕНИЯ ПРОЦЕССОРНОГО ВРЕМЕНИ ПРИ МОДЕЛИРОВАНИИ ПРИНЦИПИАЛЬНЫХ СХЕМ СИСТЕМ ЖЕЛЕЗНОДОРОЖНОЙ АВТОМАТИКИ И ТЕЛЕМЕХАНИКИ В СРЕДЕ NGSPICE

В статье кратко рассматривается используемый программой схемотехнического моделирования Ngspice алгоритм поиска решения во временной области при анализе линейных и нелинейных электрических цепей. Предлагаются способы увеличения производительности алгоритма для целей уменьшения затрат процессорного времени при моделировании сложных схемотехнических объектов, таких как системы железнодорожной автоматики и телемеханики. Затраты процессорного времени на эксперимент предлагается уменьшить за счет «встроенных» средств среды моделирования (улучшение условий сходимости для токов и напряжений ветвей схемы, содержащих разомкнутые контакты), а также модификации алгоритма программы (повышение сходимости метода Ньютона – Рафсона, использование дополнительной матрицы проводимостей линейных элементов электрической цепи и параллельных вычислений).

Spice; схемотехническое моделирование; алгоритм Ngspice; процессорное время; метод Ньютона – Рафсона; матрица узловых проводимостей; CUSPICE

Введение

Исторически наибольшую популярность в области схемотехнического моделирования получили программы, в основу которых положен алгоритм *Spice* (*Simulation Program with Integrated Circuit Emphasis*). *Spice* представляет собой симулятор электронных схем общего назначения с открытым исходным кодом, алгоритм которого был разработан в начале 1970-х гг. в Университете Беркли (Калифорния). Впоследствии симулятор *Spice*, став де-факто стандартом в области компьютерного схемотехнического моделирования, был положен в основу большого количества коммерческих и бесплатных программных продуктов. К наиболее известным коммерческим версиям *Spice*-симуляторов относятся

HSPICE (фирма *MetaSoftware*), *I-SPICE* (*NCSS Time Sharing*), *IG-SPICE* (*A.B. Associates*), *PSPice* (*Orcad/Cadence*), *RAD-SPICE* (*Meta-Software*), *SPICE-Plus* (*Analog Design Tools*) [1].

Программы схемотехнического моделирования, широко используемые при разработке и проектировании различных схемотехнических устройств, также могут быть применены для решения целого ряда задач, связанных с системами железнодорожной автоматики и телемеханики (ЖАТ). Это задачи изучения (макеты систем ЖАТ, автоматизированные обучающие системы), задачи функциональной диагностики (автоматизированный поиск отказов и выявление предотказных состояний в системах ЖАТ в процессе их функционирования) и задачи экспертизы проектных решений [2].

С помощью программ схемотехнического моделирования может быть осуществлена проверка правильности логики работы принципиальных схем систем ЖАТ и дана численная оценка параметров электрических цепей. Моделирование представляет собой один из способов экспертизы схемных решений, который позволяет точно диагностировать ошибки в проектируемых схемах [3] и является одной из основных концепций построения Автоматизированной системы экспертизы схемных решений ЖАТ (АС ЭСР ЖАТ), входящей в интегрированную систему проектирования и ведения технической документации (ИС ПВДТ), разрабатываемой НТЦ САПР ПГУПС [4].

Помимо обнаружения ошибок проектирования, метод моделирования может быть использован для решения задач учета отклонений реальных значений параметров технических объектов от расчетных и обеспечения требуемого качества их функционирования при наличии таких отклонений, что является одной из наиболее сложных задач проектирования [5].

Системы ЖАТ представляют собой сложные многофункциональные системы управления, которые не могут быть отнесены ни к полностью дискретным, ни к полностью непрерывным объектам. Таким образом, модели систем ЖАТ должны включать в себя аспекты непрерывного и событийно-дискретного моделирования.

Как объекты моделирования системы ЖАТ имеют следующие отличительные особенности:

1. Включают в себя большое количество компонентов (до нескольких тысяч).
2. Параметры большинства компонентов имеют нелинейные характеристики (индуктивность обмоток электромагнитных реле, переходные сопротивления контактов реле).
3. Алгоритм функционирования систем ЖАТ в большей степени определяется такими параметрами компонентов системы, как индуктивность и емкость. Наибольшую индуктивность имеют обмотки электромагнитных реле (несколько десятков Гн для реле новых типов или нескольких сотен Гн – для старых). Емкости элементов систем ЖАТ могут составлять несколько тысяч мкФ.

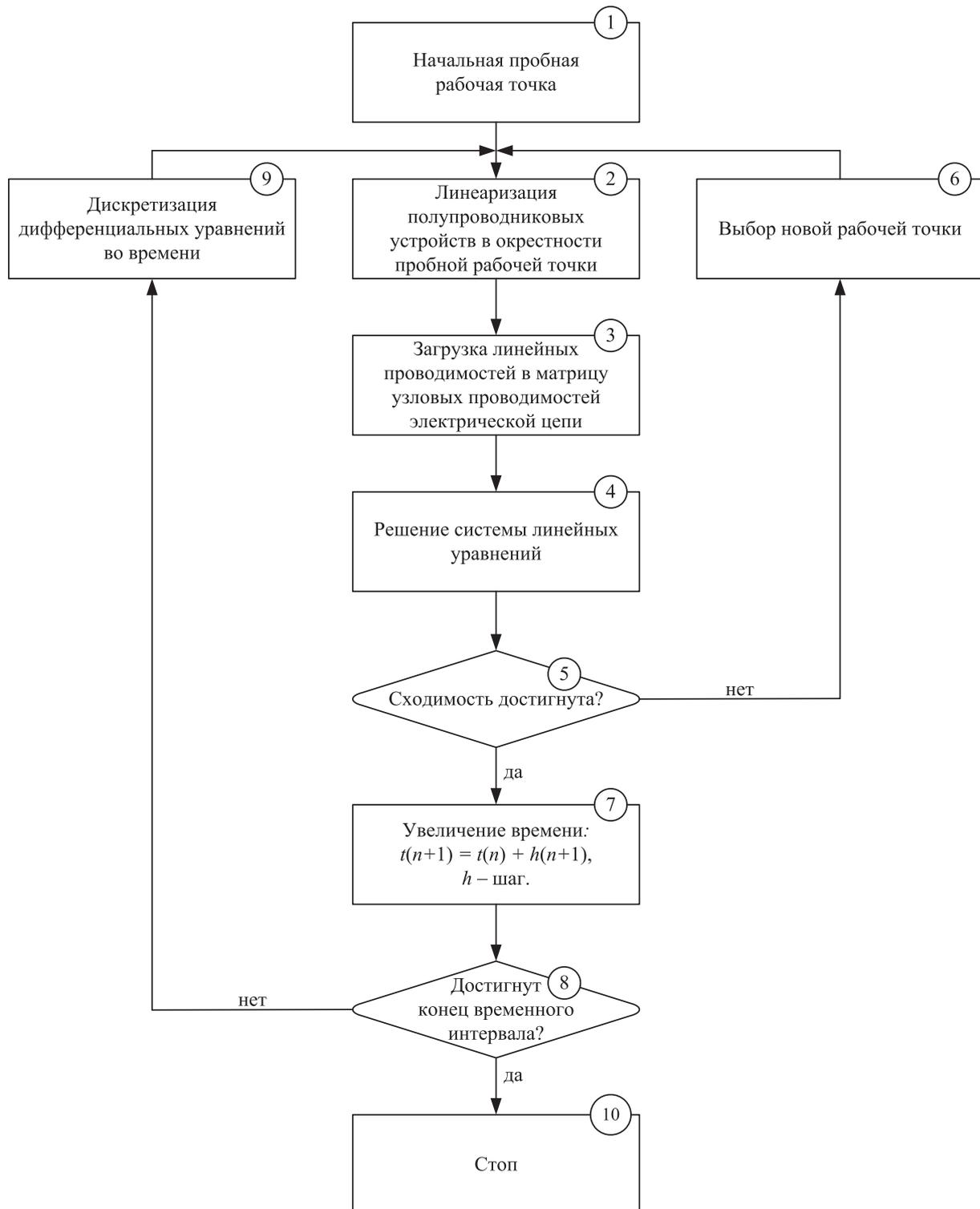
В настоящее время ведутся работы по созданию системы моделирования принципиальных схем систем ЖАТ на базе симулятора электронных схем общего назначения с открытым исходным кодом *Ngspice* [6]. При реализации системы моделирования были проведены эксперименты с моделированием принципиальных схем блок-постов [7], организуемых при укладке диспетчерских съездов на время модернизации железнодорожного пути на участках Октябрьской ж. д. Были выявлены проблемы сходимости решений и большие затраты процессорного времени при моделировании схем большой размерности. Эксперименты показали, что время моделирования релейно-контактных схем в среде *Ngspice* непропорционально быстро увеличивается с ростом числа элементов схемы, и для схем, содержащих сто и более элементов, превышает несколько минут. Это затрудняет применение данной среды для моделирования принципиальных схем систем ЖАТ большой размерности (3–5 тыс. элементов).

1 Алгоритм работы программы *Ngspice*

В основе *Ngspice* лежит симулятор *Spice3f5*, который является реализацией семейства симуляторов *Spice3* Университета Беркли (Калифорния). На рис. 1 представлена блок-схема алгоритма *spice*-подобных симуляторов [8], который реализуется при поиске решения во временной области. Как правило, программа сначала ищет рабочую точку постоянного тока линейной электрической цепи (при этом индуктивные элементы заменяются короткими замыканиями, а конденсаторы – разрывами электрической цепи). Процесс поиска рабочей точки постоянного тока аналогичен анализу линейной резистивной цепи. Для анализа используются блоки 3-го и 4-го алгоритма (внутренний цикл). Для расчета электрической цепи используется модифицированный метод узловых напряжений.

По окончании расчета линейной электрической цепи и определения начальных условий для анализа во временной области решают задачу начального приближения к найденной (пробной) рабочей точке, за которым следуют итерации, на каждой из которых решаются нелинейные уравнения постоянного тока. Для реализации данной итеративной процедуры используются блоки 1-6-й. Для решения нелинейных систем уравнений в *Ngspice* используется метод Ньютона – Рафсона. На каждой итерации формируются узловые уравнения эквивалентной линейной резистивной цепи, решение которых позволяет получить новое значение рабочей точки. Итерационный процесс повторяется для каждого шага времени, на котором решаются уравнения электрической цепи в режиме анализа переходных процессов.

Для решения во временной области, процесс нахождения которого представлен внешним циклом на рис. 1, используются численные методы интегрирования для трансформации системы однородных дифференциальных уравнений

Рис. 1. Алгоритм работы программы *Ngspice*

в систему нелинейных уравнений, что позволяет заменить анализ во временной области последовательностями квазистатических решений.

В основу программы схемотехнического моделирования *Ngspice* положена следующая последовательность конкретных алгоритмов:

- неявный метод численного интегрирования для преобразования нелинейных дифференциальных уравнений в нелинейные алгебраические уравнения;
- итерационный алгоритм Ньютона – Рафсона для линеаризации системы алгебраических нелинейных уравнений;
- метод исключений Гаусса и разреженных матриц для решения системы линейных алгебраических уравнений (СЛАУ).

Симуляторы, использующие указанную последовательность алгоритмов (*Spice2*, *Spice3* и их производные), получили название симуляторов электрических цепей 3-го поколения.

2 Способы уменьшения процессорного времени при моделировании принципиальных схем систем ЖАТ

2.1 Улучшение условий сходимости для ветвей, содержащих разомкнутые контакты

Наиболее важными факторами оценки эффективности процесса моделирования являются точность результатов моделирования (погрешность) и время, затраченное процессором на решение поставленной задачи (процессорное время).

Как правило, модели реальных элементов в симуляторах электрических цепей содержат некоторую «внутреннюю» ошибку, величина которой определяется допущениями, принятыми при идеализации поведения активных или пассивных компонентов электрической цепи. В связи с этим допустимо наличие в результатах моделирования погрешности численных вычислений, которая не превышает погрешность, вносимую «внутренними» ошибками модели. Уменьшение величины численных ошибок влечет за собой увеличение процессорного времени. При моделировании электрических цепей определенного класса должна быть определена такая допустимая величина погрешности, при которой процессорное время окажется минимальным.

Одна из сложностей, возникающая при построении моделей элементов систем ЖАТ, заключается в невозможности создания идеальной модели контакта реле. В частности, при моделировании нельзя задать сопротивление разомкнутого контакта равным бесконечности (принимается равным 100 МОм). Модель контакта в *Ngspice* может быть интерпретирована схемой замещения, состоящей из двух резисторов (рис. 2), сопротивления которых являются нелинейными функциями от тока i обмотки реле.

В соответствии с требованиями к минимальным переходным сопротивлениям контактов реле I класса надежности [9] зависимость сопротивления тылового контакта R_{ik} от тока обмотки на итерации $(n + 1)$ определяется следующим соотношением (без учета времени перелета якоря):

$$R_{tk}(n+1) = \begin{cases} 0,03 \text{ Ом} & \text{при } 0 \leq i \leq I_{\text{отп}}; \\ 100 \text{ МОм} & \text{при } i \geq I_{\text{сраб}}; \\ R_{tk}(n) & \text{при } I_{\text{отп}} < i < I_{\text{сраб}}, \end{cases} \quad (1)$$

где $I_{\text{отп}}$ – ток отпускания реле; $I_{\text{ср}}$ – ток срабатывания реле.

Аналогично устанавливается зависимость сопротивления фронтового контакта R_{fk} от тока обмотки:

$$R_{fk}(n+1) = \begin{cases} 100 \text{ МОм} & \text{при } 0 \leq i \leq I_{\text{отп}}; \\ 0,25 \text{ Ом} & \text{при } i \geq I_{\text{сраб}}; \\ R_{fk}(n) & \text{при } I_{\text{отп}} < i < I_{\text{сраб}}. \end{cases} \quad (2)$$

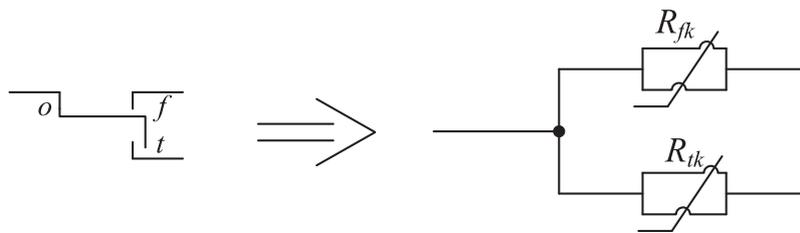


Рис. 2. Схема замещения контакта нейтрального реле

Поскольку каждый задействованный контакт может иметь два положения, то для фрагмента схемы ЖАТ, в котором используются только полные контакты, не менее 50% ветвей не используются в каждом такте работы системы.

Определение 1. Избыточная ветвь – ветвь, содержащая разомкнутый контакт.

Для экономии процессорного времени целесообразно улучшить условия сходимости для избыточных ветвей. Рассмотрим условия, при которых *Ngspice* завершает решение нелинейной системы уравнений (критерии сходимости).

Для ветвей, содержащих линейные элементы, алгоритм достигает сходимости в случае, если разность между значениями узловых напряжений на итерациях k и $(k + 1)$ удовлетворяет неравенству:

$$\left| v_n^{(k+1)} - v_n^{(k)} \right| \leq RELTOL \times v_{n,\text{max}} + VNTOL, \quad (3)$$

где $RELTOL$ – параметр, значение которого определяет наименьшее относительное значение разности вычисляемых величин на двух соседних итерациях, которое удовлетворяет критерию сходимости; $VNTOL$ – параметр, определяющий минимально допустимый разброс абсолютной погрешности для узловых напря-

жений, который удовлетворяет критерию сходимости; $v_{n.\max}$ – максимальное по модулю узловое напряжение на двух следующих друг за другом итерациях:

$$v_{n.\max} = \max(|v_n^{(k+1)}|, |v_n^{(k)}|). \quad (4)$$

Для ветвей, содержащих нелинейные элементы, *Ngspice* находит разность между значением нелинейной функции тока $i_{branch}^{(k)}$, вычисленной для последнего напряжения, и линейной аппроксимацией $\hat{i}_{branch}^{(k+1)}$ этого же тока, вычисленной с фактическим напряжением:

$$|\hat{i}_{branch}^{(k+1)} - i_{branch}^{(k)}| \leq RELTOL \times i_{br.\max} + ABSTOL, \quad (5)$$

где *ABSTOL* – параметр, определяющий минимально допустимый разброс абсолютной погрешности для токов ветвей, который удовлетворяет критерию сходимости; $i_{br.\max}$ – максимальный по модулю ток анализируемой ветви на двух следующих друг за другом итерациях:

$$i_{br.\max} = \max(|\hat{i}_{branch}^{(k+1)}|, |i_{branch}^{(k)}|). \quad (6)$$

В соответствии с выражениями (3) и (5), при значениях узловых напряжений и токов, отличных от нуля, сходимость определяется параметром *RELTOL*, который задает значение относительной погрешности, допустимое для сходимости. По умолчанию значение *RELTOL* составляет 10^{-3} (или 0,1 %).

Параметры *VNTOL* и *ABSTOL* в выражениях (3) и (5) определяют допустимый разброс абсолютной погрешности для узловых напряжений и токов ветвей соответственно. Эти параметры введены в выражения для достижения сходимости в случае, когда рассчитываемые величины близки к нулю (чтобы избежать влияния компьютерной ошибки округления). По умолчанию программа использует значение 10^{-6} В для параметра *VNTOL* и 10^{-12} А – для *ABSTOL*. Для улучшения условий сходимости в избыточных ветвях необходимо увеличить эти параметры. Величины рассматриваемых параметров определяются исходя из значений минимального напряжения и тока в моделируемой электрической цепи.

Величины токов в ветвях с моделями разомкнутых контактов, реализованными в соответствии с выражениями (1) и (2), при напряжениях питания систем ЖАТ имеют порядок 10^{-5} – 10^{-6} и менее. При этом рабочие токи (токи срабатывания и отпускания) для реле различных типов составляют от нескольких мА до нескольких десятков мА. Минимальные рабочие уровни напряжений приходятся на слаботочные реле и имеют величину от 100 мВ и выше. Для улучшения условий сходимости параметры *VNTOL* и *ABSTOL* могут быть уменьшены таким образом, чтобы иметь значения на несколько порядков ниже, чем наименьшие значения рабочих токов и напряжений. Для схемотехнических объектов типа ЖАТ параметру *VNTOL* может быть присвоено значение 10^{-5} , параметру *ABSTOL* – 10^{-7} .

Изменить заданные по умолчанию значения параметров *VNTOL* и *ABSTOL* можно при помощи строки *.OPTION*, включаемой в файл списка соединений *netlist*. В этой строке следует присвоить данным параметрам новые значения.

2.2 Повышение сходимости метода Ньютона – Рафсона

В качестве метода решения систем нелинейных уравнений в *Ngspice* использован метод Ньютона – Рафсона. Поиск решения в соответствии с этим методом осуществляется путем последовательных итераций. Для решения уравнения вида $f(x) = 0$ методом Ньютона – Рафсона оно должно быть преобразовано к стандартной «форме фиксированной точки» $x = F(x)$, для чего используется следующая формула [10]:

$$F(x) = x - K(x)f(x), \quad (7)$$

где $F(x)$ – сжимающее отображение; $K(x)$ – матричная функция $n \times n$ от x , обладающая таким свойством, что $K(x)$ неособенная при решении $f(x) = 0$.

Для метода Ньютона – Рафсона матричная функция $K(x)$ представляет собой матрицу Якоби от $f(x)$:

$$K(x) = J^{-1}(x), \quad (8)$$

где

$$J(x) = \begin{pmatrix} \frac{\partial f_1(x)}{\partial x_1} & \frac{\partial f_1(x)}{\partial x_2} & \dots & \frac{\partial f_1(x)}{\partial x_n} \\ \frac{\partial f_2(x)}{\partial x_1} & \frac{\partial f_2(x)}{\partial x_2} & \dots & \frac{\partial f_2(x)}{\partial x_n} \\ \dots & \dots & \dots & \dots \\ \frac{\partial f_n(x)}{\partial x_1} & \frac{\partial f_n(x)}{\partial x_2} & \dots & \frac{\partial f_n(x)}{\partial x_n} \end{pmatrix}. \quad (9)$$

Таким образом, итерационная формула метода Ньютона – Рафсона может быть записана в следующем виде:

$$x_{n+1} = x_n - [J(x_n)]^{-1} f(x_n). \quad (10)$$

Метод Ньютона – Рафсона обладает квадратичной сходимостью.

Реализация метода Ньютона – Рафсона для решения n -мерных систем нелинейных уравнений предполагает решение n -мерных линейных задач на каждом

итерационном шаге вычислений, что приводит к непропорционально быстрому росту вычислительных затрат с увеличением n [11].

В [11] предлагается способ минимизации вычислительных затрат при реализации метода Ньютона – Рафсона, при котором матрица Якоби вычисляется всего один раз – в начальной точке x_1 . Этот метод называется модифицированным методом Ньютона – Рафсона:

$$x_{n+1} = x_n - [J(x_1)]^{-1} f(x_n). \quad (11)$$

Характерной особенностью этого метода является значительное сокращение вычислительных затрат на каждом итерационном шаге, но также и значительное увеличение числа итераций для достижения заданной точности по сравнению с основным методом Ньютона – Рафсона.

Еще одним вариантом реализации данного метода может быть совмещение основного и модифицированного метода, при котором матрица Якоби вычисляется не на каждом итерационном шаге, а через несколько шагов:

$$x_{n+1} = x_n - [J(x_n)]^{-1} f(x_n) - [J(x_n)]^{-1} (x_n - [J(x_n)]^{-1} f(x_n)). \quad (12)$$

В качестве x_n в выражении (12) выступает результат применения одного шага основного, а затем одного шага модифицированного метода. Таким образом, реализуется двухступенчатый процесс следующего вида:

$$\begin{cases} z_n = x_n - [J(x_n)]^{-1} f(x_n); \\ x_{n+1} = z_n - [J(x_n)]^{-1} f(z_n). \end{cases} \quad (13)$$

Доказано, что при определенных условиях такой процесс имеет кубически сходящуюся последовательность [11].

2.3 Использование двух матриц проводимости

На каждой итерации метода Ньютона – Рафсона в матрицу узловых проводимостей записываются проводимости линейных элементов, а также линеаризованные проводимости нелинейных элементов (блок 3 алгоритма работы программы). Поскольку проводимости линейных элементов (для систем ЖАТ это активные сопротивления резисторов и обмоток реле) являются величинами постоянными, целесообразно рассчитывать их вклад в матрицу проводимостей однократно в начале процесса моделирования. Вычисленная матрица узловых проводимостей только для линейных элементов G_L моделируемой электрической цепи должна быть сохранена, вычисление полной матрицы узловых проводимо-

стей G осуществляется на каждом итерационном шаге путем добавления оставшихся линейризованных проводимостей нелинейных элементов. Таким образом, матрица полных узловых проводимостей может быть представлена в виде суммы матриц узловых проводимостей линейных $G_{л}$ и нелинейных $G_{нл}$ элементов:

$$G = G_{л} + G_{нл}. \quad (14)$$

Недостатком данного способа является увеличение затрат компьютерной памяти для хранения матрицы узловых проводимостей линейных элементов.

2.4 Использование декомпозиции задачи и параллельных вычислений

В процессе моделирования основное время тратится на решение СЛАУ. В связи с этим одним из способов уменьшения времени моделирования является модернизация существующего алгоритма моделирования для добавления возможности параллельных вычислений. В [12] предлагается способ снижения временных затрат за счет декомпозиции задачи посредством блочно-окаймленных матриц и использования параллельных вычислений. В [13] предложен метод доменного моделирования непрерывно-дискретных систем, суть которого заключается в разбиении релейно-контактной схемы на домены, т. е. части, не имеющие между собой электромагнитной связи, с их последующим независимым моделированием.

В настоящее время разработчиками симулятора *Ngspice* представлен новый программный продукт на основе *Ngspice*, получивший название *CUSPICE*. В *CUSPICE* реализован алгоритм параллельных вычислений и существенно увеличена вычислительная производительность благодаря использованию графических процессоров фирмы *Nvidia* и программно-аппаратной архитектуры параллельных вычислений *CUDA*. В настоящее время *CUSPICE* поддерживает лишь незначительное число моделей элементов.

Заключение

Необходимость в рассмотрении методов, описанных в данной статье, продиктована, с одной стороны, особенностями систем ЖАТ как объектов моделирования, с другой – особенностью симулятора электрических цепей *Ngspice*. Открытая модель распространения программы *Ngspice* и ее исходных кодов по лицензии *BSD* дает значительное преимущество перед другими пакетами моделирования электротехнических схем в условиях проводимой в настоящее время политики импортозамещения, однако в библиотеках, входящих в стандартный дистрибутив, отсутствуют необходимые для моделирова-

ния ЖАТ элементы. В частности, из стандартных библиотечных элементов не представляется возможным построить модель реле. Кроме того, *Ngspice* представляет собой консольное приложение и, как упоминалось выше, моделирование принципиальных схем большой размерности занимает много машинного времени.

Таким образом, наряду с задачами расширения библиотеки *Ngspice* дополнительными элементами, необходимыми для моделирования принципиальных схем систем ЖАТ, и создания графического интерфейса пользователя, задача совершенствования среды моделирования для уменьшения затрат процессорного времени на проведение модельного эксперимента видится автору приоритетной, описание способов решения указанной задачи представлено в данной статье. Рассмотренные в статье методы автор предполагает использовать при разработке системы моделирования принципиальных схем систем ЖАТ, которая впоследствии может быть применена при решении целого ряда задач, возникающих в процессах разработки и проектирования систем ЖАТ. Описанные в статье способы уменьшения процессорного времени позволят увеличить производительность алгоритма функционирования *Ngspice*. Это значительно сократит время эксперимента при моделировании сложных электрических схем систем ЖАТ, состоящих из большого числа элементов.

Библиографический список

1. Goce L. Arsov The 40-th Anniversary of the Simulation Program with Integrated Circuit Emphasis – SPICE, IX Symposium Industrial Electronics INDEL 2012, Banja Luka / L. Gose. – November 1–3. – 2012. – Pp. 6–21.
2. Сапожников Вал. В. Моделирование релейно-контактных схем / Вал. В. Сапожников, А. А. Лыков, А. В. Петров, Г. В. Осадчий // Транспорт Урала. – 2007. – № 3. – С. 46–50.
3. Горбачев А. М. Применение теории и методов экспертизы схемных решений ЖАТ для повышения качества ведения технической документации / А. М. Горбачев, М. Н. Василенко // Транспорт Российской Федерации. – 2012. – № 6. – С. 40–42.
4. Горбачев А. М. Автоматизация анализа, экспертизы и сверки технической документации системы железнодорожной автоматики и телемеханики / А. М. Горбачев // Известия Петербургского университета путей сообщения. – 2012. – № 4. – С. 73–78.
5. Абрамов О. В. Распределенная система параметрического синтеза радиоэлектронной аппаратуры / О. В. Абрамов, Д. А. Некрас // Труды Международного симпозиума «Надежность и качество». Т. 1. – Пенза, 2006. – С. 5–6.
6. Горбачев А. М. Имитационное моделирование систем ЖАТ / А. М. Горбачев, Д. В. Новиков // Автоматика, связь, информатика. – 2013. – № 12. – С. 17–20.
7. Романов А. В. К вопросу об организации диспетчерских съездов при реализации проектов модернизации железнодорожного пути на участках Октябрьской желез-

- ной дороги / А. В. Романов, Д. В. Новиков, Р. С. Зайцев // Сборник научных трудов Международной научно-методической конференции, 14–15 февраля 2013 г. – СПб. : ПГУПС, 2013. – С. 248–254.
8. Vladimirescu A. The spice book / A. Vladimirescu. – John Wiley&Sons, Inc, 1994. – 412 p.
 9. Сороко В. И. Реле железнодорожной автоматики и телемеханики / В. И. Сороко. – М. : НПФ «Планета», 2002. – 696 с.
 10. Чуа Л. О. Машинный анализ электронных схем / Л. О. Чуа, Пен-Мин Лин ; пер. с англ. – М. : Энергия, 1980. – 640 с.
 11. Вержбицкий В. М. Основы численных методов / В. М. Вержбицкий. – М. : Высшая школа, 2002. – 840 с.
 12. Лашков А. А. Ускорение процесса моделирования электронных схем большой размерности / А. А. Лашков, А. В. Прикота, А. С. Еремин, А. С. Перов, А. В. Морозов // Современные информационные и электронные технологии. – 2014. – Т. 2, № 15. – С. 44–45.
 13. Максименко О. А. Методы и алгоритмы автоматизации моделирования и проверки проектов станционных систем железнодорожной автоматики и телемеханики : дис. ... канд. тех. наук / О. А. Максименко. – СПб., 2004. – 249 с.

D. V. Novikov

«Automation and Remote Control on Railways» department,
Petersburg State Transport University

On reducing the CPU time for simulating of railway automation and remote control systems circuit diagrams in NGSPICE environment

The article briefly describes the algorithm of searching decision over the time zone for analysis of linear and nonlinear electric circuits, used by the Ngspice circuit simulation software. The article also proposes the measures for improving the performance of the algorithm for the purpose of reducing the CPU time for simulating the complex circuit objects, such as railway automation and remote control systems. The CPU time, needed to perform the experiment, is proposed to reduce on the expense of «inbuilt» features of simulating environment (improvement of convergence conditions for current and voltage of the circuit branches, that include open contacts), as well as modifications of the algorithm of the program (increasing the convergence of the Newton-Raphson method, using of additional matrix of conductivities of linear circuit elements and parallel computing).

Spice; circuit simulation; Ngspice algorithm; CPU time; Newton-Raphson method; node admittance matrix; CUSPICE

Статья представлена к публикации членом редколлегии М. Н. Василенко

Поступила в редакцию 31.10.2014

Контактная информация: dm17032009@yandex.ru

© Новиков Д. В., 2015